

# VERTRAG ÜBER DIE INTERNATIONALE ZUSAMMENARBEIT AUF DEM GEBIET DES PATENTWESENS

## PCT

### INTERNATIONALER VORLÄUFIGER PRÜFUNGSBERICHT

(Artikel 36 und Regel 70 PCT)

REC'D 06 APR 2004

WIPO

PCT

Aktenzeichen des Anmelders oder Anwalts P25673	<b>WEITERES VORGEHEN</b> siehe Mitteilung über die Übersendung des internationalen vorläufigen Prüfungsberichts (Formblatt PCT/IPEA/416)	
Internationales Aktenzeichen PCT/EP 03/01583	Internationales Anmeldedatum (Tag/Monat/Jahr) 17.02.2003	Prioritätsdatum (Tag/Monat/Jahr) 21.02.2002
Internationale Patentklassifikation (IPK) oder nationale Klassifikation und IPK H01L27/115		
Anmelder INFINEON TECHNOLOGIES AG et al		

1. Dieser internationale vorläufige Prüfungsbericht wurde von der mit der internationalen vorläufigen Prüfung beauftragten Behörde erstellt und wird dem Anmelder gemäß Artikel 36 übermittelt.

2. Dieser BERICHT umfaßt insgesamt 4 Blätter einschließlich dieses Deckblatts.



- ☒ Außerdem liegen dem Bericht ANLAGEN bei; dabei handelt es sich um Blätter mit Beschreibungen, Ansprüchen und/oder Zeichnungen, die geändert wurden und diesem Bericht zugrunde liegen, und/oder Blätter mit vor dieser Behörde vorgenommenen Berichtigungen (siehe Regel 70.16 und Abschnitt 607 der Verwaltungsrichtlinien zum PCT).

6

Diese Anlagen umfassen insgesamt 6 Blätter.

3. Dieser Bericht enthält Angaben zu folgenden Punkten:

- I ☒ Grundlage des Bescheids
- II ☐ Priorität
- III ☐ Keine Erstellung eines Gutachtens über Neuheit, erfinderische Tätigkeit und gewerbliche Anwendbarkeit
- IV ☐ Mangelnde Einheitlichkeit der Erfindung
- V ☒ Begründete Feststellung nach Regel 66.2 a)ii) hinsichtlich der Neuheit, der erfinderischen Tätigkeit und der gewerblichen Anwendbarkeit; Unterlagen und Erklärungen zur Stützung dieser Feststellung
- VI ☐ Bestimmte angeführte Unterlagen
- VII ☐ Bestimmte Mängel der internationalen Anmeldung
- VIII ☐ Bestimmte Bemerkungen zur internationalen Anmeldung

Datum der Einreichung des Antrags  21.07.2003	Datum der Fertigstellung dieses Berichts  05.04.2004
Name und Postanschrift der mit der internationalen Prüfung beauftragten Behörde   Europäisches Patentamt D-80298 München Tel. +49 89 2399 - 0 Tx: 523656 epmu d Fax: +49 89 2399 - 4465	Bevollmächtigter Bediensteter  Kusztelan, L Tel. +49 89 2399-2479 

**I. Grundlage des Berichts**

1. Hinsichtlich der **Bestandteile** der internationalen Anmeldung (*Ersatzblätter, die dem Anmeldeamt auf eine Aufforderung nach Artikel 14 hin vorgelegt wurden, gelten im Rahmen dieses Berichts als "ursprünglich eingereicht" und sind ihm nicht beigelegt, weil sie keine Änderungen enthalten (Regeln 70.16 und 70.17)*):

**Beschreibung, Seiten**

1-17 in der ursprünglich eingereichten Fassung

**Ansprüche, Nr.**

1-38 eingegangen am 22.03.2004 mit Schreiben vom 22.03.2004

**Zeichnungen, Blätter**

1/3-3/3 in der ursprünglich eingereichten Fassung

2. Hinsichtlich der **Sprache**: Alle vorstehend genannten Bestandteile standen der Behörde in der Sprache, in der die internationale Anmeldung eingereicht worden ist, zur Verfügung oder wurden in dieser eingereicht, sofern unter diesem Punkt nichts anderes angegeben ist.

Die Bestandteile standen der Behörde in der Sprache: zur Verfügung bzw. wurden in dieser Sprache eingereicht; dabei handelt es sich um:

- ☐ die Sprache der Übersetzung, die für die Zwecke der internationalen Recherche eingereicht worden ist (nach Regel 23.1(b)).
  - ☐ die Veröffentlichungssprache der internationalen Anmeldung (nach Regel 48.3(b)).
  - ☐ die Sprache der Übersetzung, die für die Zwecke der internationalen vorläufigen Prüfung eingereicht worden ist (nach Regel 55.2 und/oder 55.3).
3. Hinsichtlich der in der internationalen Anmeldung offenbarten **Nucleotid- und/oder Aminosäuresequenz** ist die internationale vorläufige Prüfung auf der Grundlage des Sequenzprotokolls durchgeführt worden, das:
- ☐ in der internationalen Anmeldung in schriftlicher Form enthalten ist.
  - ☐ zusammen mit der internationalen Anmeldung in computerlesbarer Form eingereicht worden ist.
  - ☐ bei der Behörde nachträglich in schriftlicher Form eingereicht worden ist.
  - ☐ bei der Behörde nachträglich in computerlesbarer Form eingereicht worden ist.
  - ☐ Die Erklärung, daß das nachträglich eingereichte schriftliche Sequenzprotokoll nicht über den Offenbarungsgehalt der internationalen Anmeldung im Anmeldezeitpunkt hinausgeht, wurde vorgelegt.
  - ☐ Die Erklärung, daß die in computerlesbarer Form erfassten Informationen dem schriftlichen Sequenzprotokoll entsprechen, wurde vorgelegt.
4. Aufgrund der Änderungen sind folgende Unterlagen fortgefallen:
- ☐ Beschreibung, Seiten:
  - ☐ Ansprüche, Nr.:
  - ☐ Zeichnungen, Blatt:

**INTERNATIONALER VORLÄUFIGER  
PRÜFUNGSBERICHT**

Internationales Aktenzeichen PCT/EP 03/01583

5. ☐ Dieser Bericht ist ohne Berücksichtigung (von einigen) der Änderungen erstellt worden, da diese aus den angegebenen Gründen nach Auffassung der Behörde über den Offenbarungsgehalt in der ursprünglich eingereichten Fassung hinausgehen (Regel 70.2(c)).

*(Auf Ersatzblätter, die solche Änderungen enthalten, ist unter Punkt 1 hinzuweisen; sie sind diesem Bericht beizufügen.)*

6. Etwaige zusätzliche Bemerkungen:

**V. Begründete Feststellung nach Artikel 35(2) hinsichtlich der Neuheit, der erfinderischen Tätigkeit und der gewerblichen Anwendbarkeit; Unterlagen und Erklärungen zur Stützung dieser Feststellung**

- |                                |   |
|--------------------------------|---|
| 1. Feststellung                |   |
| Neuheit (N)                    | Ja: Ansprüche 1-38<br>Nein: Ansprüche   |
| Erfinderische Tätigkeit (IS)   | Ja: Ansprüche 1-38<br>Nein: Ansprüche   |
| Gewerbliche Anwendbarkeit (IA) | Ja: Ansprüche: 1-38<br>Nein: Ansprüche: |

2. Unterlagen und Erklärungen:

**siehe Beiblatt**

Abschnitt V

Die Erfindung bezieht sich auf das Problem, einen integrierten Festwertspeicher bereitzustellen, der mit verringertem Aufwand herstellbar ist. Diese Aufgabe wird durch den in Anspruch 1 beanspruchten Festwertspeicher gelöst, in dem eine gemeinsamen lokal änderbaren Schicht zur Anbindung der Drain-Anschlüsse der Auswahltransistoren an einer Elektrode vorgesehen ist. Der elektrische Widerstand der Schicht ist durch Einwirkung einer Konfigurierungs-Spannung oder eines Konfigurierungs-Stroms änderbar. Ferner sind unabhängige Patentansprüche 24 (Verschaltung des Festwertspeichers) und 28 (Herstellung des Festwertspeichers) eingereicht, die dementsprechend klargestellt sind.

D1 bildet den nächstliegenden Stand der Technik und offenbart einen Festwertspeicher, bei dem für jede Speicherzelle eine separate Chalkogenid-Struktur vorgesehen ist. Keine der Dokumente des internationalen Recherchenberichts gibt dem Fachmann irgendeinen Hinweis darauf, daß die dort gezeigten, für jede Speicherzelle separat vorgesehenen Chalkogenid-Strukturen durch eine gemeinsame Schicht ersetzt werden können, bei denen lokale Bereiche hinsichtlich des elektrischen Widerstands änderbar sind.

Die Ansprüche erfüllen also die in Artikeln 33(1),(2) PCT genannten Kriterien.

Die Merkmale der Ansprüche sind nicht mit in Klammern gesetzten Bezugszeichen versehen worden (Regel 6.2 b) PCT).

## BEST AVAILABLE COPY

1

## Patentansprüche

1. Integrierter Festwertspeicher,
  - mit Auswahltransistoren mit je einem Drain-Anschluss,
  - 5 • mit einer Elektrode zur Zufuhr einer Spannung oder eines Stromes,
  - mit einer Schicht zwischen den Drain-Anschlüssen und der Elektrode, deren elektrischer Widerstand durch Einwirkung einer Konfigurierungs-Spannung oder eines Konfigurierungs-
  - 10 Stromes änderbar ist,
  - mit einem Source-Anschluss je Auswahltransistor,
  - mit einer Bitleitung, die mit zumindest einem Source-Anschluss elektrisch verbunden ist,
  - bei dem die Schicht als gemeinsame Schicht zur Anbindung
  - 15 der Drain-Anschlüsse an die Elektrode ausgebildet ist, und
  - bei dem der elektrische Widerstand der Schicht lokal änderbar ist.
2. Festwertspeicher nach Anspruch 1,
- 20 bei dem der Widerstand der Schicht umschaltbar ist.
3. Festwertspeicher nach Anspruch 1 oder 2, bei dem der Widerstand der Schicht zwischen zwei Widerstandskennlinien umschaltbar ist.
- 25 4. Festwertspeicher nach einem der vorhergehenden Ansprüche,
  - mit einer an die Schicht angelegten Lesespannung oder einem der Schicht zugeführten Lesestrom innerhalb eines festgelegten Spannungs- bzw. Strombereiches in einem
  - 30 Lesebetrieb des Festwertspeichers, und
  - mit einer Konfigurierungsspannung bzw. einem Konfigurierungsstrom außerhalb des für den Lesebetrieb vorgesehenen Spannungs- bzw. Strombereiches in einem Konfigurierungsbetrieb des Festwertspeichers.
- 35 5. Festwertspeicher nach einem der vorhergehenden Ansprüche, der als Flash-Speicher ausgebildet ist.

6. Festwertspeicher nach einem der vorhergehenden Ansprüche, bei dem die Auswahltransistoren in einem Feld angeordnet sind.

5

7. Festwertspeicher nach einem der Ansprüche 1 bis 6, bei dem die Bitleitung mit einer Decoderschaltung verbunden ist.

10

8. Festwertspeicher nach einem der Ansprüche 1 bis 7, bei dem die Bitleitung zugänglich für einen externen Anschluß ist.

15

9. Festwertspeicher nach einem der vorhergehenden Ansprüche, • mit einem Gate-Anschluss je Auswahltransistor, und • mit einer Wortleitung, die mit zumindest einem Gate-Anschluss elektrisch verbunden ist.

20

10. Festwertspeicher nach Anspruch 9, bei dem die Wortleitung mit einer Decoderschaltung verbunden ist.

25

11. Festwertspeicher nach Anspruch 9 oder Anspruch 10, bei dem die Wortleitung zugänglich für einen externen Anschluß ist.

30

12. Festwertspeicher nach einem der vorhergehenden Ansprüche, bei dem die Auswahltransistoren einen planaren Aufbau im Substrat aufweisen.

13. Festwertspeicher nach einem Ansprüche 1 bis 11, bei dem die Auswahltransistoren einen vertikalen Aufbau im Substrat aufweisen.

35

14. Festwertspeicher nach einem der vorhergehenden Ansprüche, bei dem die Schicht als Molekularschicht ausgebildet ist.

BEST AVAILABLE COPY

3

15. Festwertspeicher nach Anspruch 14,  
bei dem die Schicht Rotaxane enthält.
16. Festwertspeicher nach Anspruch 14,  
5 bei dem die Schicht Catenane enthält.
17. Festwertspeicher nach Anspruch 14,  
bei dem die Schicht eine Bispyridinium-Verbindung enthält.
- 10 18. Festwertspeicher nach einem der Ansprüche 1 bis 13,  
bei dem die Schicht als Dielektrikum ausgebildet ist.
19. Festwertspeicher nach Anspruch 18,  
bei dem die Schicht  $\text{SrZrO}_3$  enthält.
- 15 20. Festwertspeicher nach einem der Ansprüche 1 bis 13,  
bei dem die Schicht als Polymer ausgebildet ist.
21. Festwertspeicher nach Anspruch 20,  
20 bei dem die Schicht 3-Nitrobenzal Malonitrile, 1,4  
Phenylenediamine Komplex enthält.
22. Festwertspeicher nach Anspruch 20,  
bei dem die Schicht eine Chalcogenide-Verbindung enthält.
- 25 23. Verfahren zum Betreiben eines integrierten  
Festwertspeichers nach einem der vorhergehenden Ansprüche,  
• bei dem in einem Lesebetrieb eine Lesespannung oder ein  
Lesestrom innerhalb eines festgelegten Spannungs- bzw.  
30 Strombereiches an die Schicht angelegt wird, und  
• bei dem in einem Konfigurierungsbetrieb eine  
Konfigurierungsspannung bzw. ein Konfigurierungsstrom  
außerhalb des für den Lesebetrieb vorgesehenen Spannungs-  
bzw. Strombereiches an die Schicht angelegt wird.
- 35 24. Verfahren zum Herstellen eines integrierten  
Festwertspeichers,

## BEST AVAILABLE COPY

4

- bei dem ein Feld von Auswahltransistoren in CMOS-Technik hergestellt wird,
- bei dem Drain-Kontakte der Auswahltransistoren an die Oberfläche der Anordnung geführt werden,
- 5 • bei dem eine Schicht abgeschieden wird, deren elektrischer Widerstand durch Einwirkung einer Konfigurierungs-Spannung oder eines Konfigurierungs-Stromes änderbar ist, wobei der elektrische Widerstand der Schicht lokal änderbar ist,
- bei dem über der Schicht eine Elektrode angeordnet wird,
- 10 • bei dem ein Source-Anschluss je Auswahltransistor gebildet wird,
- bei dem eine Bitleitung gebildet wird, die mit zumindest einem Source-Anschluss elektrisch verbunden ist,
- bei dem die Schicht als gemeinsame Schicht zur Anbindung
- 15 der Drain-Anschlüsse an die Elektrode ausgebildet wird.

25. Verfahren zum Herstellen eines integrierten Festwertspeichers nach Anspruch 24, bei dem die Schicht als gemeinsame Schicht zur Anbindung der

20 Drainanschlüsse an die Elektrode über den Auswahltransistoren abgeschieden wird.

26. Verfahren zum Herstellen eines integrierten Festwertspeichers nach Anspruch 24 oder Anspruch 25,

25 bei dem die Auswahltransistoren in einem Frontend-Prozess hergestellt werden.

27. Verfahren zum Herstellen eines integrierten Festwertspeichers nach einem der Ansprüche 24 bis 26,

30 bei dem die Schicht in einem Backend-Prozess abgeschieden wird.

28. Verfahren zum Herstellen eines integrierten Festwertspeichers nach einem der Ansprüche 24 bis 27,

35 bei dem die Auswahltransistoren planar im Substrat aufgebaut werden.



## BEST AVAILABLE COPY

5

29. Verfahren zum Herstellen eines integrierten Festwertspeichers nach einem der Ansprüche 24 bis 27, bei dem die Auswahltransistoren vertikal im Substrat aufgebaut werden.

5

30. Verfahren zum Herstellen eines integrierten Festwertspeichers nach einem der Ansprüche 24 bis 29, bei dem die Schicht als Molekularschicht ausgebildet ist.

10 31. Verfahren zum Herstellen eines integrierten Festwertspeichers nach Anspruch 30, bei dem die Schicht Rotaxane enthält.

15 32. Verfahren zum Herstellen eines integrierten Festwertspeichers nach Anspruch 30, bei dem die Schicht Catenane enthält.

20 33. Verfahren zum Herstellen eines integrierten Festwertspeichers nach Anspruch 30, bei dem die Schicht eine Bispyridinium-Verbindung enthält.

25 34. Verfahren zum Herstellen eines integrierten Festwertspeichers nach einem der Ansprüche 24 bis 29, bei dem die Schicht als Dielektrikum ausgebildet ist.

35 35. Verfahren zum Herstellen eines integrierten Festwertspeichers nach Anspruch 34, bei dem die Schicht  $\text{SrZrO}_3$  enthält.

30 36. Verfahren zum Herstellen eines integrierten Festwertspeichers nach einem der Ansprüche 24 bis 29, bei dem die Schicht als Polymer ausgebildet ist.

35 37. Verfahren zum Herstellen eines integrierten Festwertspeichers nach Anspruch 36, bei dem die Schicht einen 3-Nitrobenzal Malonitrile, 1,4-Phenylenediamine-Komplex enthält.

38. Verfahren zum Herstellen eines integrierten Festwertspeichers nach einem der Ansprüche 24 bis 29, bei dem die Schicht eine Chalcogenide-Verbindung enthält.

Translation

10 Rec'd PCT 20 2004  
PATENT COOPERATION TREATY

PCT/EP2003/001583



# PCT

## INTERNATIONAL PRELIMINARY EXAMINATION REPORT

(PCT Article 36 and Rule 70)

Applicant's or agent's file reference P25673	<b>FOR FURTHER ACTION</b> See Notification of Transmittal of International Preliminary Examination Report (Form PCT/IPEA/416)	
International application No. PCT/EP2003/001583	International filing date (day/month/year) 17 February 2003 (17.02.2003)	Priority date (day/month/year) 21 February 2002 (21.02.2002)
International Patent Classification (IPC) or national classification and IPC H01L 27/115, G11C 16/10		
Applicant INFINEON TECHNOLOGIES AG		

1. This international preliminary examination report has been prepared by this International Preliminary Examining Authority and is transmitted to the applicant according to Article 36.
2. This REPORT consists of a total of 4 sheets, including this cover sheet.
- ☒ This report is also accompanied by ANNEXES, i.e., sheets of the description, claims and/or drawings which have been amended and are the basis for this report and/or sheets containing rectifications made before this Authority (see Rule 70.16 and Section 607 of the Administrative Instructions under the PCT).

These annexes consist of a total of 6 sheets.

3. This report contains indications relating to the following items:

- I ☒ Basis of the report
- II ☐ Priority
- III ☐ Non-establishment of opinion with regard to novelty, inventive step and industrial applicability
- IV ☐ Lack of unity of invention
- V ☒ Reasoned statement under Article 35(2) with regard to novelty, inventive step or industrial applicability; citations and explanations supporting such statement
- VI ☐ Certain documents cited
- VII ☐ Certain defects in the international application
- VIII ☐ Certain observations on the international application

Date of submission of the demand 21 July 2003 (21.07.2003)	Date of completion of this report 05 April 2004 (05.04.2004)
Name and mailing address of the IPEA/EP	Authorized officer
Facsimile No.	Telephone No.

## INTERNATIONAL PRELIMINARY EXAMINATION REPORT

International application No.

PCT/EP2003/001583

## I. Basis of the report

## 1. With regard to the elements of the international application:\*

- ☐ the international application as originally filed
- ☒ the description:  
pages 1-17, as originally filed  
pages \_\_\_\_\_, filed with the demand  
pages \_\_\_\_\_, filed with the letter of \_\_\_\_\_
- ☒ the claims:  
pages \_\_\_\_\_, as originally filed  
pages \_\_\_\_\_, as amended (together with any statement under Article 19  
pages \_\_\_\_\_, filed with the demand  
pages 1-38, filed with the letter of 22 March 2004 (22.03.2004)
- ☒ the drawings:  
pages 1/3-3/3, as originally filed  
pages \_\_\_\_\_, filed with the demand  
pages \_\_\_\_\_, filed with the letter of \_\_\_\_\_
- ☐ the sequence listing part of the description:  
pages \_\_\_\_\_, as originally filed  
pages \_\_\_\_\_, filed with the demand  
pages \_\_\_\_\_, filed with the letter of \_\_\_\_\_

## 2. With regard to the language, all the elements marked above were available or furnished to this Authority in the language in which the international application was filed, unless otherwise indicated under this item.

These elements were available or furnished to this Authority in the following language \_\_\_\_\_ which is:

- ☐ the language of a translation furnished for the purposes of international search (under Rule 23.1(b)).
- ☐ the language of publication of the international application (under Rule 48.3(b)).
- ☐ the language of the translation furnished for the purposes of international preliminary examination (under Rule 55.2 and/or 55.3).

## 3. With regard to any nucleotide and/or amino acid sequence disclosed in the international application, the international preliminary examination was carried out on the basis of the sequence listing:

- ☐ contained in the international application in written form.
- ☐ filed together with the international application in computer readable form.
- ☐ furnished subsequently to this Authority in written form.
- ☐ furnished subsequently to this Authority in computer readable form.
- ☐ The statement that the subsequently furnished written sequence listing does not go beyond the disclosure in the international application as filed has been furnished.
- ☐ The statement that the information recorded in computer readable form is identical to the written sequence listing has been furnished.

4. ☐ The amendments have resulted in the cancellation of:

- ☐ the description, pages \_\_\_\_\_
- ☐ the claims, Nos. \_\_\_\_\_
- ☐ the drawings, sheets/fig \_\_\_\_\_

5. ☐ This report has been established as if (some of) the amendments had not been made, since they have been considered to go beyond the disclosure as filed, as indicated in the Supplemental Box (Rule 70.2(c)).\*\*

\* Replacement sheets which have been furnished to the receiving Office in response to an invitation under Article 14 are referred to in this report as "originally filed" and are not annexed to this report since they do not contain amendments (Rule 70.16 and 70.17).

\*\* Any replacement sheet containing such amendments must be referred to under item 1 and annexed to this report.

# INTERNATIONAL PRELIMINARY EXAMINATION REPORT

International application No.

PCT/EP 03/01583

## V. Reasoned statement under Article 35(2) with regard to novelty, inventive step or industrial applicability; citations and explanations supporting such statement

### 1. Statement

Novelty (N)	Claims	1-38	YES
	Claims		NO
Inventive step (IS)	Claims	1-38	YES
	Claims		NO
Industrial applicability (IA)	Claims	1-38	YES
	Claims		NO

### 2. Citations and explanations

The invention addresses the problem of providing an integrated read-only memory which can be produced more economically. This problem is solved by means of the read-only memory claimed in claim 1, wherein a common, locally modifiable layer for connecting the drain terminals of the selection transistors to an electrode is provided. The electrical resistance of the layer can be modified under the effect of a configuration voltage or configuration current. Furthermore, independent claims 24 (connections of the read-only memory) and 28 (production of the read-only memory), which have been clarified accordingly, have been submitted.

D1 forms the closest prior art and discloses a read-only memory wherein a separate chalcogenide structure is provided for each memory cell. None of the international search report documents provides a person skilled in the art with any kind of suggestion that the chalcogenide structures shown therein, which are provided separately for each memory cell, can be replaced by a common layer wherein the electrical resistance of local areas can be modified.

Consequently, the claims meet the criteria in PCT Article 33(1) and (2).

**INTERNATIONAL PRELIMINARY EXAMINATION REPORT**

national application No.  
PCT/EP 03/01583

The features of the claims are not followed by reference signs placed between parentheses (PCT Rule 6.2(b)).